

И.И. Левин, И.А. Каляев, А.И. Дордопуло, В.А. Гудков

Реконфигурируемые вычислительные системы на основе ПЛИС VIRTEX-7¹

В статье рассматриваются конструктивные особенности и характеристики реконфигурируемых вычислительных систем (РВС) на основе вычислительных модулей 24V7-750 и «Тайгета», содержащих программируемые логические интегральные схемы (ПЛИС) семейства Xilinx Virtex-7. Отличительной характеристикой РВС на основе ПЛИС Xilinx Virtex-7 являются высокая удельная производительность и энергоэффективность при решении прикладных задач, программирование которых осуществляется с помощью разработанного комплекса системного программного обеспечения.

Ключевые слова и фразы: **реконфигурируемые вычислительные системы, вычислительные модули, программируемые логические интегральные схемы, комплекс системного программного обеспечения**

Введение

Поиск новых решений в области архитектурных принципов построения суперкомпьютеров, использующихся для решения прикладных задач в различных областях науки и техники, подтвердил высокую эффективность реконфигурируемых вычислительных систем при решении вычислительно трудоемких задач. В полной мере преимущества от использования реконфигурируемых вычислительных систем (РВС) достигаются при использовании в качестве основного вычислительного элемента аппаратного ресурса программируемых логических интегральных схем (ПЛИС) [1], объединенных в единое вычислительное поле высокоскоростными каналами передачи данных.

¹ (Рекомендована к публикации.... Поддержана Министерством образования и науки Российской Федерации)

© И.И. Левин, И.А. Каляев, А.И. Дордопуло, В.А. Гудков, 2013

© НИИ многопроцессорных вычислительных систем имени академика А.В. Каляева Южного федерального университета, Южный научный центр Российской академии наук 2013

© ПРОГРАММНЫЕ СИСТЕМЫ: ТЕОРИЯ И ПРИЛОЖЕНИЯ, 2013

Методы разработки и создания таких систем успешно развиваются в НИИ многопроцессорных вычислительных систем Южного федерального университета (г. Таганрог). Концепция построения РВС [2] позволила создать целый ряд высокопроизводительных систем различных архитектур и конфигураций, предназначенных для решения вычислительно трудоемких задач различных предметных областей, успешно эксплуатируемых организациями и ведомствами Российской Федерации. В качестве элементной базы для построения таких РВС использовались ПЛИС Xilinx семейств Virtex-5 (семейство РВС, разработанное по госконтракту №02.524.12.4002 от 20.04.2007) [3] и Virtex-6 большой интеграции, соединенные в единый вычислительный ресурс высокоскоростными каналами передачи данных – LVDS и Rocket GTX [4].

1. РВС на основе вычислительных модулей

Перспективная реконфигурируемая вычислительная система РВС-7 на основе ПЛИС Virtex-7, разработанная по государственному контракту №14.527.12.0004 от 03.10.2011, содержит вычислительное поле из 576 микросхем ПЛИС Virtex-7 XC7V585T-FFG1761, каждая из которых содержит 58 миллионов эквивалентных вентилях, конструктивно объединенных в один вычислительный шкаф высотой 47U с пиковой производительностью 10^{15} операций с фиксированной запятой в секунду.

1.1. РВС на основе вычислительного модуля 24V7-750

Основным структурным компонентом РВС-7, предназначенным для установки в стандартную 19" вычислительную стойку, является вычислительный модуль (ВМ) 24V7-750, представленный на Рис. 1. В состав ВМ 24V7-750 входят: четыре платы вычислительного модуля 6V7-180; управляющий модуль УМ-7; подсистема питания; подсистема охлаждения и другие подсистемы.



а)

б)

Рис. 1. Фотография вычислительного модуля (ВМ) 24V7-750 (а - со снятой верхней крышкой, б - с установленной верхней крышкой)

На Рис. 2 представлена фотография платы вычислительного модуля (ПВМ) 6V7-180, являющаяся основой для построения ВМ 24V7-750.

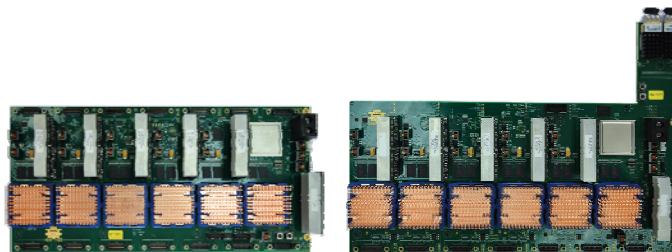


Рис. 2. Фотография платы ПВМ 6V7-180

Вычислительное поле ПВМ 6V7-180 выполнено на микросхемах XC7V585T-FFG1761, содержащих около 58 миллионов эквивалентных вентилей.

В состав ПВМ 6V7-180 входят:

- контроллер ПВМ, выполненный на ПЛИС XC6V130T-1FFG1156C производства Xilinx;
- вычислительное поле, состоящее из 6-ти ПЛИС XC7V585T-1FFG1761 семейства Virtex-7 производства фирмы Xilinx. Между собой ПЛИС вычислительного поля соединены последовательно, передача данных осуществляется по 144 дифференциальным линиям LVDS-интерфейса на частоте 800 МГц;
- 12 каналов интерфейса LVDS на частоте 800 МГц по 25 дифференциальных пар каждый (разъемы типа SS4) для связи с другими вычислительными модулями;
- узлы основной и резервной загрузки ПЛИС по интерфейсам JTAG-1 и JTAG-2;
- подсистема синхронизации (генераторы ECS-2033-250-BN и распределители тактовых импульсов IDT5T9316NLI);
- распределённая память в составе 12-ти микросхем динамической памяти (MT47H128M16HR-25E с организацией 128 М*16 и частотой записи/чтения до 400 МГц). К ПЛИС вычислительного поля, а также к ПЛИС контроллера базового модуля, подключено

по две микросхемы памяти DDR2. Объем оперативной памяти на ПВМ - 3 Гбайта;

- 2 канала интерфейса LVDS по 20 дифференциальных пар для связи с персональным компьютером и внешней аппаратурой;

- подсистема загрузки ПЛИС;

- подсистема питания, в состав которой входят DC-DC преобразователи напряжения, вырабатывающие напряжения питания: +1 В – питание ядер ПЛИС; +2,5 В – питание узла тактирования; +1,8 В – питание микросхем памяти DDR2, +3,3 В – буферных каскадов ПЛИС.

Технические характеристики ВМ 24V7-750 представлены в Таблице 1.

ТАБЛИЦА 1. Технические характеристики ВМ 24V7-750

Технический параметр	Значение
Число вычислительных модулей в 19 " стойке	24-36
Производительность вычислительного модуля $P_{I_{32}}/P_{I_{64}}$ (Гфлопс)	2600/820
Производительность при решении задач символьной обработки данных (Топ/с)	42
Производительность при решении задач математической физики, арифметики с плавающей запятой (Тфлопс)	2,2/0,8
Скорость передачи данных с блоками распределенной памяти (Гбит/с)	16,4
Скорость передачи данных между ПЛИС вычислительного поля (Тбит/с)	2,0
Скорость передачи данных с другими вычислительными модулями (Тбит/с)	0,5

Таким образом, производительность PBC-7 при комплектации от 24 до 36 ВМ 24V7-750 составит от 62 до 93,0 Тфлопс при обработке 32-разрядных данных с плавающей запятой и 19,4 – 29,4 ТФлопс при обработке 64-разрядных данных с плавающей запятой.

1.2. PBC на основе вычислительного модуля «Тайгета»

На основе ПЛИС Virtex-7 разработан новый вычислительный модуль «Тайгета» в конструктивном исполнении высотой 2U, предназначенный для установки в стандартную 19" вычислительную стойку. ВМ «Тайгета», представленный на Рис. 3, содержит

четыре ПВМ 8V7-200, соединенных быстрыми LVDS-каналами, встроенную управляющую ЭВМ, систему питания, систему управления, систему охлаждения и другие подсистемы.



Рис. 3. Фотография ВМ «Тайгета»

ПВМ 8V7-200, лежащая в основе ВМ «Тайгета», представляет собой 20-слойную печатную плату с двухсторонним монтажом элементов, на которой располагаются 8 ПЛИС типа XC7VX485T-1FFG1761, содержащих около 48,5 миллионов эквивалентных вентилей, 16 микросхем распределенной памяти SDRAM типа DDR2 общим объемом 2 Гбайт, интерфейсы LVDS и Ethernet и другие компоненты.

На Рис. 4 представлена фотография платы вычислительного модуля 8V7-200.

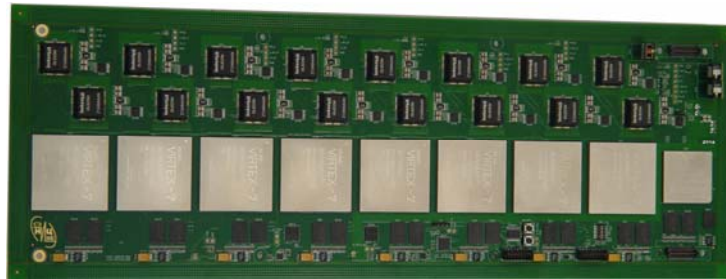


Рис. 4. Фотография платы ПВМ 8V7-200

Технические характеристики ПВМ 8V7-200 представлены в Таблице 3. В Таблице 4 приведены технические характеристики ВМ «Тайгета».

ТАБЛИЦА 3. Технические характеристики ПВМ 8V7-200

Технический параметр	Значение	
Число ПЛИС XC7VX485T-1FFG1761 (вычислительная ПЛИС) (48,5 млн. экв. вент.), шт.	8	
Число ПЛИС XC6V130T-FFG1156 (контроллер ПВМ) (13 млн. экв. вент.), шт.	1	
Число м/с памяти DDR2 MT47H128M16HR-25E (128 М * 16 = 2304 Мб), шт.	16	
Объем памяти, Гбайт	2	
Частота обработки информации ПЛИС, МГц	400	
Тактовая частота каналов между соседними ПЛИС, МГц (не менее)	1200	
Производительность вычислений, приведённых операций в секунду	$1,15 \cdot 10^{13}$ оп/с	
Интерфейсы	Каналы LVDS для связи с управляющей ЭВМ, дифф. пар	20
	Каналы LVDS для обмена со смежными ПЛИС, дифф. пар	120
Потребляемая мощность, не более, Вт	310	
Габариты ПВМ, мм	312 x 255	

ТАБЛИЦА 4. Технические характеристики ВМ «Тайгета»

Технический параметр	Значение
Число вычислительных модулей в 19 " стойке	18
Производительность вычислительного модуля P_{i32}/P_{i64} (Гфлопс)	2400/1200
Производительность при решении задач символьной обработки данных (Топ/с)	42
Производительность при решении задач математической физики, арифметики с плавающей запятой (Тфлопс)	2,2/0,8
Скорость передачи данных с блоками распределенной памяти (Гбит/с)	16,4
Скорость передачи данных между ПЛИС вычислительного поля (Тбит/с)	2,0
Скорость передачи данных с другими вычислительными модулями (Тбит/с)	0,5

Таким образом, производительность реконфигурируемой вычислительной системы, состоящей из 18 ВМ «Тайгета», составляет 48 Тфлопс при обработке 32-разрядных данных с плавающей запятой и 23 Тфлопс при обработке 64-разрядных данных с плавающей запятой.

РВС на основе ВМ «Тайгета» позволяет сократить стоимость поставки вычислительной системы для задач определенного

класса (например, для задач символьной обработки), обеспечивая при этом такую же производительность, как и РВС-7 с 24 ВМ 24V7-750. Поэтому ВМ «Тайгета» являются наиболее предпочтительными для построения высокопроизводительных вычислительных комплексов для решения задач символьной обработки данных, поскольку обеспечивают существенное конкурентное преимущество по большинству технико-экономических параметров: удельной производительности, энергоэффективности и др.

1.3. Комплекс программного обеспечения РВС-7

Для вычислительных систем на основе ПЛИС Virtex-7 сохраняется преемственность принципов программирования: программирование всех рассмотренных вычислительных модулей осуществляется с помощью единого комплекса системного программного обеспечения, поддерживающего структурно-процедурные методы организации вычислений и определяющие не только организацию параллельных процессов и потоков данных, но и структуру вычислительной системы в поле логических ячеек ПЛИС. Наиболее характерной отличительной особенностью комплекса программного обеспечения РВС-7 является поддержка проблемно-ориентированных софт-архитектур, позволяющих создавать и программировать макрообъекты, представляющие собой совокупность вычислительных устройств, выполняющих определенную группу команд и соединенных между собой коммутационной системой. Это обеспечивает при тех же принципах программирования возможность простой адаптации программных компонентов средств разработки для РВС при переходе на новые топологии ПВМ без внесения существенных изменений в код программных компонентов комплекса, а также позволяет сократить время решения прикладных задач.

Для поддержки проблемно-ориентированных софт-архитектур разработан комплекс программного обеспечения (КПО) РВС-7, включающий новые программы-синтезаторы параллельно-конвейерных вычислительных структур из макрообъектов и обеспечивающий поддержку вводимых расширений всеми средствами разработки прикладных программ на всех необходимых для этого уровнях.

Структура разработанного комплекса программного обеспечения РВС-7 представлена Рис. 5.

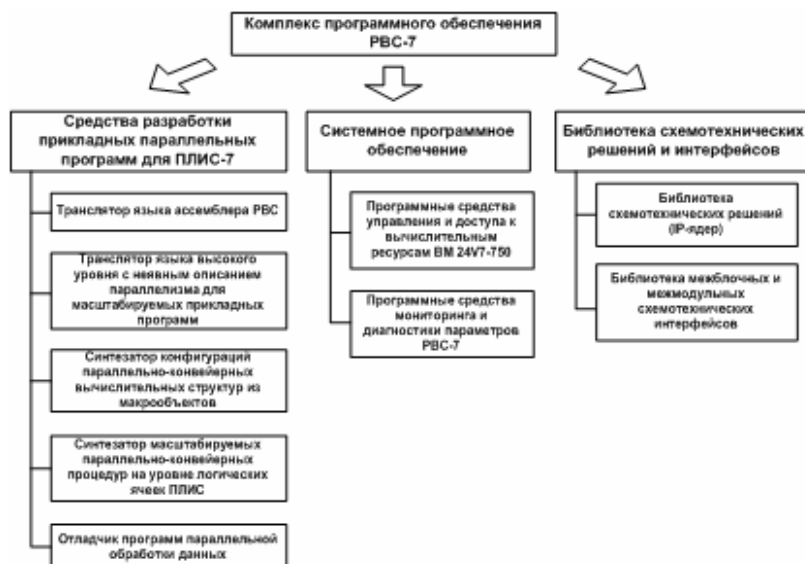


Рис. 5. Структура КПО РВС-7

КПО РВС-7 обеспечивает:

- рациональную реализацию прикладных задач различных областей на произвольном количестве взаимосвязанных кристаллов ПЛИС в составе вычислительных модулей (ВМ) 24V7-750 или «Тайгета» для любых допустимых конфигураций РВС-7;
- разработку прикладных масштабируемых программ на языке высокого уровня с вызовом библиотечных функций, которые будут настраивать архитектуру системы и реализовывать необходимые вычислительные структуры на множестве ПЛИС;
- тестирование и контроль эксплуатационных параметров составных частей РВС-7;
- управление и администрирование оборудования, в том числе удаленное, включение, выключение, остановку и запуск как отдельных ВМ, так и стоек РВС-7.

Языковые средства программирования прикладных задач должны содержать:

- транслятор языка программирования РВС высокого уровня с неявным описанием параллелизма для трансляции в логические ячейки ПЛИС и связи между ними;
- среду разработки прикладных программ, поддерживающую языки ассемблера и высокого уровня для РВС;
- среду синтеза масштабируемых параллельно-конвейерных процедур для трансляции структурной составляющей с языка высокого уровня в конфигурацию ПЛИС;
- библиотеку функционально-законченных структурно-реализованных аппаратных устройств (IP-ядер) для различных предметных областей и интерфейсов для согласования скорости обработки информации и связи в единую вычислительную структуру;
- библиотеку программных функций доступа к аппаратным ресурсам базовых модулей РВС для программирования на уровне использования функционально законченных фрагментов задачи.

Разрабатываемый комплекс программного обеспечения позволит создавать эффективные прикладные программы для РВС при решении задач различных предметных областей, обеспечивая удобство программирования и сокращая время разработки прикладного решения.

Заключение

Проведенные исследования производительности созданных аппаратных средств (ВМ 24V7-750 и ВМ «Тайгета») при решении прикладных задач многоканальной цифровой фильтрации показывают, что реальная производительность ВМ 24V7-750 составляет 25 Топ/с, а ВМ «Тайгета» - 27 Топ/с, что позволяет достичь реальной производительности не менее $0,66 \cdot 10^{15}$ оп/с при решении прикладных задач на РВС, содержащих 24 ВМ-7.

Таким образом, конструктивные решения, положенные в основу создаваемой РВС-7, позволяют сосредоточить в пределах одной вычислительной стойки высотой 47U мощный вычислительный ресурс на основе ПЛИС, обеспечивает удельную производительность РВС-7 на уровне лучших мировых показателей для суперЭВМ с кластерной архитектурой. Поскольку РВС по сравнению с кластерными ЭВМ обладают до 10 раз превосходящей удельной производительностью на широком классе задач, можно сделать вывод о том, что РВС-7 может являться основой для создания высокопроизводительных вычислительных комплексов нового поколения, обеспечивающих высокую эффективность вычис-

лений и близкий к линейному рост производительности при наращивании вычислительного ресурса.

Список литературы

- [1]Каляев А.В., Левин И.И. *Модульно-наращиваемые многопроцессорные системы со структурно-процедурной организацией вычислений*. М.: Янус-К, 2003. 380 с.
- [2]Каляев И.А., Левин И.И., Семерников Е.А., Шмойлов В.И. *Реконфигурируемые мультиконвейерные вычислительные структуры* /Изд. 2-е, перераб. и доп. / Под общ. ред. И.А. Каляева. Ростов-на-Дону: Изд-во ЮНЦ РАН, 2009. 344 с.
- [3]Каляев И.А., Левин И.И. *Семейство реконфигурируемых вычислительных системы с высокой реальной производительностью* // Труды международной научной конференции «Параллельные вычислительные технологии» (ПАВТ'2009). Нижний Новгород: электронное издание НГУ имени Н.И. Лобачевского, 2009. С.186-196.
- [4]Дордопуло А.И., Каляев И.А., Левин И.И., Семерников Е.А. *Высокопроизводительные реконфигурируемые вычислительные системы нового поколения* // Труды Международной суперкомпьютерной конференции с элементами научной школы для молодежи «Научный сервис в сети Интернет: экзафлопсное будущее». М.: Изд-во МГУ, 2011. С. 42-49.
- [5]Каляев И.А., Левин И.И., Семерников Е.А., Дордопуло А.И. *Реконфигурируемые вычислительные системы на основе ПЛИС семейства Virtex-6* // Сборник трудов Международной научной конференции «Параллельные вычислительные технологии 2011» (ПАВТ 2011). Челябинск-М.: Издательский центр ЮУрГУ [Электронный ресурс], 2011. С. 203–210.

Об авторе:



Каляев Игорь Анатольевич

Член-корреспондент РАН, доктор технических наук, профессор, заслуженный деятель науки Российской Федерации, лауреат премии правительства РФ и премии им. А.А. Расплетина РАН, директор НИИ многопроцессорных вычислительных систем имени академика А.В. Каляева Южного федерального университета, Каляев И.А. – специалист в области многопроцессорных вычислительных и информационно-управляющих систем.

Основные научные результаты, полученные Каляевым И.А.:

- разработана теория нейросетевых систем управле-

ния целенаправленным поведением автономных мобильных роботов в недетерминированных средах, в том числе при их групповом применении, которая была использована при создании прототипов роботов-планетоходов;

- разработаны теоретические основы проектирования реконфигурируемых информационно-управляющих систем повышенной отказоустойчивости, нашедшие применение при создании транспортно-технологических комплексов российских и зарубежных АЭС;

- разработаны теоретические основы построения высокопроизводительных многопроцессорных вычислительных систем с реконфигурируемой архитектурой, которые нашли широкое применение при создании систем обработки информации, принятия решений и управления.

(основные сведения, разработки, награды, место работы — где делалась статья!)

e-mail: kaliaev@mvs.tsure.ru

Левин Илья Израилевич

Доктор технических наук, лауреат премии правительства РФ и премии им. А.А. Расплетина РАН, награжден медалью ордена «За заслуги перед Отечеством» II степени заместитель директора НИИ многопроцессорных вычислительных систем имени академика А.В. Каляева Южного федерального университета, Левин И.И. - специалист в области высокопроизводительных многопроцессорных вычислительных систем.

Основные научные результаты Левина И.И.:

- разработаны основные положения теории многопроцессорных вычислительных систем с реконфигурируемой архитектурой, которые применяются для создания высокопроизводительных вычислительных комплексов специального назначения, в том числе для цифровой обработки сигналов, мониторинга систем связи;

- разработаны принципы организации структурно-процедурных вычислений в многопроцессорных системах с реконфигурируемой архитектурой и язык их программирования высокого уровня, на базе которых было создано системное и прикладное программное обеспечение высокопроизводительных вычислительных комплексов специального назначения.

(основные сведения, разработки, награды,





место работы — где делалась статья!)

e-mail: levin@mvs.tsure.ru

Дордопуло Алексей Игоревич

Кандидат технических наук, лауреат премии правительства РФ, старший научный сотрудник Южного научного центра Российской академии наук,

(основные сведения, разработки, награды, место работы — где делалась статья!)

e-mail: scorpio@mvs.tsure.ru



Гудков Вячеслав Александрович

Кандидат технических наук, старший научный сотрудник НИИ многопроцессорных вычислительных систем имени академика А.В. Каляева Южного федерального университета, лауреат премии имени академика А.В. Каляева для молодых учёных Южного научного центра РАН.

Гудков В.А. является одним из ведущих разработчиков системных программных комплексов, содержащих сотни тысяч строк исходного кода для реконфигурируемых вычислительных систем высокой производительности, внедренных в целом ряде научных и научно-производственных организаций. Гудков В.А. - ведущий специалист в области современных технологий разработки и создания программного обеспечения для реконфигурируемых вычислительных систем.

(основные сведения, разработки, награды, место работы — где делалась статья!)

e-mail: Slava_Gudkov@mail.ru